



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11102816 A**(43) Date of publication of application: **13.04.99**

(51) Int. Cl.

H01F 17/00**H01F 17/04****H01F 27/28****H01F 37/00**(21) Application number: **09261172**(22) Date of filing: **26.09.97**(71) Applicant: **TDK CORP**(72) Inventor: **WATANABE KUNYASU**(54) **CHIP PART HAVING MAGNETIC COUPLING**

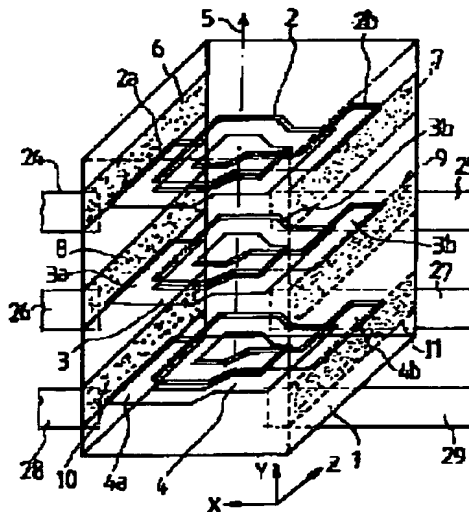
(57) Abstract

windings 2-4 can be equalized.

COPYRIGHT: (C)1999,JPO

PROBLEM TO BE SOLVED: To enable the impedances of respective windings to be equalized, by a method, wherein plural windings are self-contained in a chip comprising laminated bodies, so that the cores of these windings are made in parallel with the packaging face of the chip for correspondingly arrayed respective windings.

SOLUTION: Three windings 2-4 in laminated layer structure are self-contained inside a substrate 1 made of a magnetic or non-magnetic body as the laminated body manufactured by sheeting method or screen printing method, etc. At this time, these windings 2-4 are arrayed so that the cores 5 are made in parallel with the packaging face of the chip and may be set in corresponding configuration to one another in the respective windings 2 to 4. Moreover, the ends 2a, 2b, 3a, 3b, 4a, 4b, of respective windings 2-4 are connected to the terminal electrodes 6, 7, 8, 9, 10, 11 provided on the sides of respective chips, while the terminal electrodes 6-11 are connected to the conductor lines 24-29 on the printed substrate by solder, etc. Through these procedures, the impedances of the respective



THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-102816

(43) 公開日 平成11年(1999) 4月13日

(51) Int.Cl.^a

識別記号

F I

H 0 1 F 17/00

H 0 1 F 17/00

D

17/04

17/04

A

27/28

27/28

K

37/00

37/00

D

N

審査請求 未請求 請求項の数 3 O L (全 5 頁) 最終頁に続く

(21) 出願番号

特願平9-261172

(22) 出願日

平成9年(1997) 9月26日

(71) 出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(72) 発明者 渡辺 邦保

東京都中央区日本橋1丁目13番1号 ティーディーケイ株式会社内

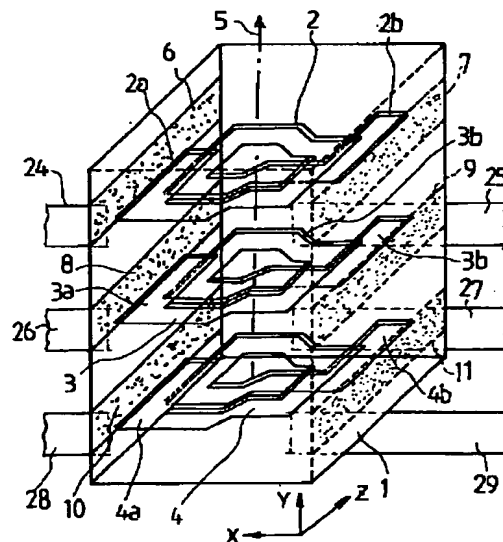
(74) 代理人 弁理士 若田 勝一

(54) 【発明の名称】 磁気結合を有するチップ部品

(57) 【要約】

【課題】 1つのチップに複数の巻線を内蔵してなる磁気結合を有するチップ部品において、各巻線のインピーダンスを等しく構成することができ、かつライン数が増えなくても厚み寸法が増大しない構造のものを提供する。

【解決手段】 積層体でなるチップ部品の内部に、複数の巻線2〜4を、巻芯5がチップの実装面と平行となり、かつ各巻線2〜4の巻芯5が一致するように配列する。



1: 基体、2〜4: 巻線、5: 巻芯
6〜11: 端子電極、24〜29: 導体ライン

BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】積層体となるチップに複数の巻線を内蔵し、各巻線が磁気結合を有するチップ部品において、複数の巻線を、巻芯がチップの実装面と平行となり、かつ各巻線の巻芯が一致するようにチップ内に配列したことを特徴とする磁気結合を有するチップ部品。

【請求項2】請求項1において、チップ内の巻線の巻芯部を磁性体により構成したことを特徴とする磁気結合を有するチップ部品。

【請求項3】請求項1において、チップ内の巻線の巻芯部と、巻線の外周部と、巻芯方向の両端部とを磁性体により構成し、隣接する巻線間の部分を非磁性体により構成したことを特徴とする磁気結合を有するチップ部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、各種電子機器に使用される例えばコモンモードチョークコイル等のノイズフィルタまたはカップラもしくはバルントランスその他のトランス等のように、複数の巻線が磁気結合を有するチップ部品に関する。

【0002】

【従来の技術】近年の携帯電話等の電子機器等の小型、薄型、軽量化は、高密度化、高周波化によるところが大きい。しかし、高周波化、高密度化の弊害として、部品間の電磁干渉はより大きくなり、各種ノイズ対策部品の必要性は大きくなってきている。例えば、電源ラインから侵入してくる同相ノイズを除去するコモンモードチョークコイルは、複数の巻線間に磁気結合を持たせることでノイズを除去するものである。

【0003】従来のコモンモードチョークコイルは、図4(A)の巻線構造図および図4(B)の透視図に示すように、複数の巻線21、22、23をチップ20の実装面(24~29は不図示の印刷基板上のチップ実装面に形成された導体ラインを示し、巻線21、22、23がそれぞれ導体ライン24~25間、26~27間、28~29間に挿入される)と垂直な方向に配置し、該巻線21~23の始点21a~23aと終点21b~23bをチップ20の側面の端子電極30~35に接続することにより構成していた。この場合、巻線21~23は互いに巻線内部の磁性体部を磁路として共有しており、この共有磁路に生じる磁束により巻線は磁気結合している。

【0004】なお、特開平7-37744号には、1つのチップ内に、図4(B)と同様に、実装面に対して垂直な方向に巻線を設け、その巻線を横並びに配列したノイズフィルタアレイが開示されている。また、同じく特開平7-37744号には、個々の巻線をその巻芯が実装面に水平をなすように内蔵したチップをガラスあるいは樹脂によって接合して複数ラインに対して1個の部品

を挿入する構造のノイズフィルタアレイが開示されている。

【0005】

【発明が解決しようとする課題】図4に示した従来のチップ部品は、チップ実装面と垂直の方向(Z方向)に巻線21~23を重ねているため、複数のライン間に1個のチップ部品を挿入する場合、各巻線21~23の端部21a、21b、22a、22b、23a、23bを各ライン24~29に対応する端子電極30~35に接続するためにチップ20内部で引き回すことになる。よって図4(A)から分かるように、各巻線21~23は各ラインごとにその長さは異なってしまうこととなる。このように、各巻線21~23は長さが異なることにより、発生するインダクタンス、抵抗値が異なり、各ラインのインピーダンスは異なってしまう。

【0006】ところで、近年においては、回路が複雑になる等、多数のラインについて磁気結合させたい場合がある。この場合、従来構造によれば、せいぜい2ラインまでの対応が限界であると考えられる。なぜならば、ライン数が増加することにより、巻線21~23の長さが異なることにより、各ラインごとにインピーダンスの違いが大きくなる上、巻線21~23をチップ実装面と垂直な方向(Z方向)に重ねることから、ライン数の増加に伴い、チップ20の厚み寸法が著しく増大してしまうからである。

【0007】一方、特開平7-37744号に開示されているように、1つのチップ内に、巻芯が実装面に対して垂直をなすように巻線を設け、その巻線を横並びに配列した構成や、個々の巻線をその巻芯が実装面に水平をなすように内蔵したチップをガラスあるいは樹脂によって接合して複数ラインに対して1個の部品を挿入する構造とすれば、磁氣的結合が弱まり、コモンモードチョークコイルとしての作用を果たすことができず、またカップラやトランスとしての用途に用いることはできない。また、個々の巻線を内蔵したチップをガラスあるいは樹脂によって接合したものは、個々のチップを接合する工程が必要となるため、製造工程が複雑となる。

【0008】本発明は、このような従来技術の問題点を鑑み、1つのチップに複数の巻線を内蔵してなる磁気結合を有するチップ部品において、各巻線のインピーダンスを等しく構成することができ、かつライン数が増えても厚み寸法が増大しない構造のものを提供することを目的とする。

【0009】

【課題を解決するための手段】上記目的を達成するため、積層体となるチップに複数の巻線を内蔵し、各巻線が磁気結合を有する部品において、複数の巻線を、巻芯がチップの実装面と平行となり、かつ各巻線の巻芯が一致するように配列したことを特徴とする(請求項1)。

【0010】また、本発明は、チップ内の巻線の巻芯部

を磁性体により構成したことを特徴とする（請求項2）。

【0011】また、本発明は、チップ内の巻線の巻芯部と、巻線の外周部と、巻芯方向の両端部とを磁性体により構成し、隣接する巻線間の部分を非磁性体により構成したことを特徴とする（請求項3）。

【0012】

【作用】本発明においては、1つのチップ内に、巻線の巻芯が一致するように、実装面に配列した（請求項1）ことにより、磁氣的結合が得られる。特に巻芯部を磁性体によって構成する（請求項2）ことにより、巻線全体に磁束が鎖交し、巻線全体としてのより均一な磁氣的結合が得られる。また、チップ内の巻線の巻芯部と、巻線の外周部と、巻芯方向の両端部とを、磁気閉回路を構成する磁性体により構成し、隣接する巻線間の部分を非磁性体により構成する（請求項3）ことにより、より強く均一な磁氣的結合が得られる。

【0013】

【発明の実施の形態】図1は本発明によるチップ部品を実装状態で示す透視図である。図2（A）は図1の実施例の等価回路図、図2（B）は本実施例のチップ部品の横断面図である。本実施例のチップ部品は、シート法あるいはスクリーン印刷法等の厚膜印刷技術により作製される積層体であり、磁性体または非磁性体（誘電体）でなる基体1内に複数（本例は3個）の巻線2～4を積層構造により内蔵したものである。

【0014】各巻線2～4は、巻芯5がチップの実装面と平行（Y方向）となり、かつ各巻線24の巻芯5が一致するように配列する。各巻線2～4の端部2aと2b、3aと3b、4aと4bは、それぞれチップの側面に設けた端子電極6と7、8と9、10と11に接続する。各端子電極6～11は、不図示の印刷基板上の前記導体ライン24～29に半田等により接続されるものである。

【0015】このように、本発明のチップ部品は、1つのチップ内に複数の巻線2～4を、その巻芯5が実装面に平行をなすように構成しているため、巻線2～4の数、すなわちラインの数が3以上に増大した場合であっても、厚みは増大することはない。また、全巻線2～4について、巻芯5が一致するように巻線2～4を配置しているため、巻線2～4全体として磁氣的結合が得られ、コモンモードチョークコイルとしてのノイズフィルタ、カプラ、あるいはトランスとしても用いることのできるチップ部品を提供することが可能となる。また、各巻線2～4の引き回し部分の長さを含めた巻線の長さ（端部2aから2b、3aから3b、4aから4b）はすべて同じにすることができるため、各巻線2～4をラインに挿入した場合のインピーダンスを同じにすることができる。

【0016】図3（A）は本発明の他の実施例を示す横断面図であり、本実施例は、巻芯部aのみを磁性体により構成し、その周囲bを非磁性体により構成したものである。本実施例によれば、例えば巻線2に発生する磁束を効率良く巻線3、4に鎖交させる（磁気結合を均一化する）ことができ、巻線3、4についても他の巻線に対して磁束を効率良く鎖交させることができる。

【0017】図3（B）は本発明の他の実施例を示す横断面図であり、本実施例は、チップ内の巻線の巻芯部aと、巻線の外周部dと、巻芯方向の両端部c、cとを磁性体12によって構成する。巻線どうしの間の重なり部分を非磁性体13により構成したものである。本実施例によれば、各巻線2～4の各巻線に発生する磁束の個々の巻線についての回り込みを防止することができるので、各巻線間の磁気結合を強めることができる。

【0018】

【発明の効果】請求項1によれば、チップ部品の内部に複数の巻線を内蔵し、各巻線が磁気結合を有する部品において、複数の巻線を、巻芯がチップの実装面と平行となり、かつ各巻線の巻芯が一致するように配列したので、各巻線のインピーダンスを等しく構成することができ、かつライン数が増えても厚み寸法が増大しない構造のチップ部品を提供することができる。また、コモンモードチョークコイルとしてのノイズフィルタや、カプラあるいはトランスとして用いることのできる十分な磁気結合を得ることができる。

【0019】請求項2によれば、チップ内の巻線の巻芯部を磁性体により構成したので、請求項1の効果に加え、さらに、全巻線について磁束をより効率良く鎖交させることができる。

【0020】請求項3によれば、チップ内の巻線の巻芯部と、巻線の外周部と、巻芯方向の両端部とを磁性体により構成し、巻線どうしの間の重なり部分を非磁性体により構成したので、全巻線について磁束を請求項2よりさらに効率良く鎖交させることができる。

【図面の簡単な説明】

【図1】本発明によるチップ部品を実装状態で示す透視図である。

【図2】（A）は図1の等価回路図、（B）は本実施例のチップ部品の横断面図である。

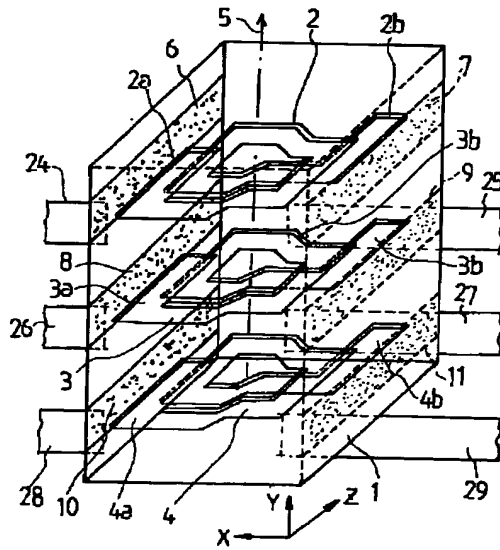
【図3】（A）、（B）はそれぞれ本発明の他の実施例のチップ部品を示す横断面図である。

【図4】（A）は従来のチップ部品における巻線の斜視図、（B）は従来のチップ部品を実装状態で示す透視図である。

【符号の説明】

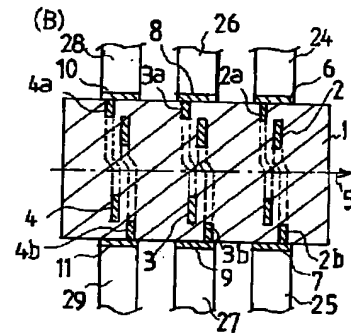
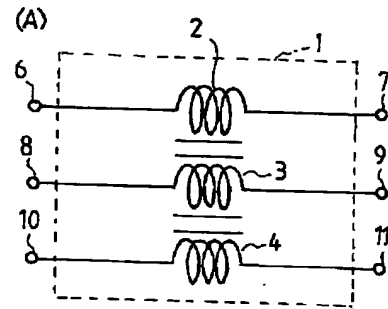
1：基体、2～4：巻線、5：巻芯、6～11：端子電極、12：磁性体、13：非磁性体、24～29：導体ライン

【図1】



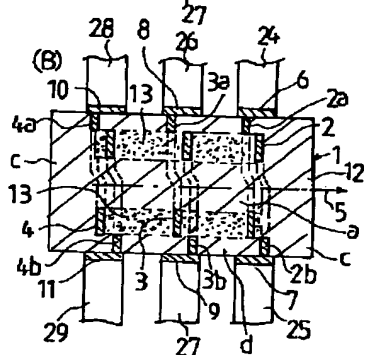
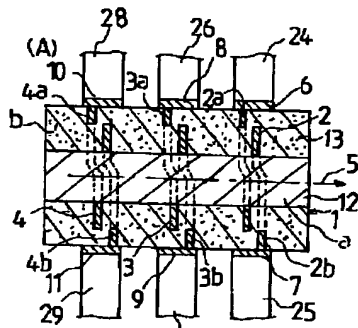
1: 基体、2~4: 巻線、5: 巻芯
6~11: 端子電極、24~29: 導体ライン

【図2】



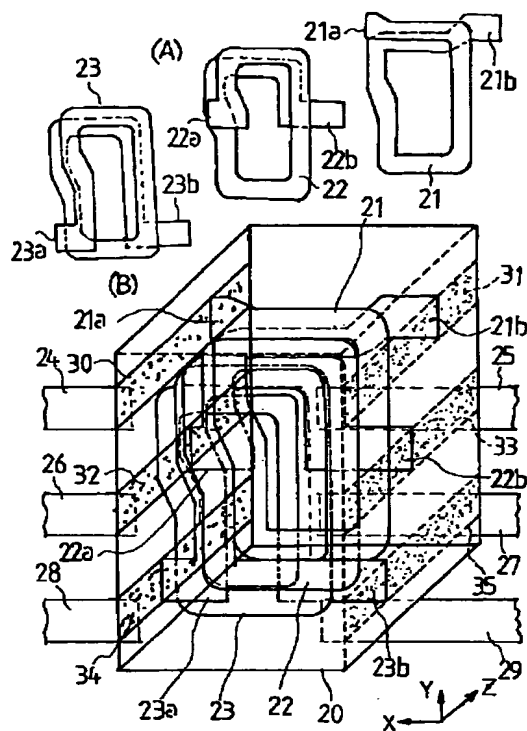
1: 基体、2~4: 巻線、5: 巻芯、6~11: 端子電極
24~29: 導体ライン

【図3】



1: 基体、2~4: 巻線、5: 巻芯、6~11: 端子電極
12: 磁性体、13: 非磁性体、24~29: 導体ライン

【図4】



フロントページの続き

(51)Int.Cl.⁶
H01F 37/00

識別記号

FI
H01F 37/00

A

THIS PAGE BLANK (USPTO)